

平成 1 0 年度卒業論文

変調を用いた確率モード演算回路の構成とその実用回路

学籍番号 9 2 1 0 0 3 4

氏名 小川 哲

電子工学科光波動工学講座

指導教官 横田 誠 講師

提出日 平成 1 1 年 2 月 1 0 日

## 概要

情報処理技術の発展に伴い、人間のごく身近なところにまでたくさんのコンピューターが使われるようになった。コンピューターの性能向上は半導体デバイスの微細化と高速化に支えられながら、ノイマン型演算回路の改良により進められてきた。

しかしながら、情報処理の目的は、従来の算術演算だけではなく、感覚的に理解しやすいヒューマンインターフェースを実現するための割合が増加してきており、現在、または今後、さらに身近なところにコンピューターが使われるようになった場合、このような要求はさらに高まることが予想される。

認知的な情報処理という場合、人間が通常扱う情報について、人間と同じように取り扱ったり、又は反応してくれるシステムを、人間の認知構造も考慮に入れて構築することを考えている。その実現のために、従来は、ソフトウェア上でこれらを実現しようとしており、その膨張に合わせてハードウェアの開発が要求される面もあるのではないかとと思われる。

これに対して、回路またはデバイスレベルでこのような用途に適したハードウェアが開発され、使いやすい設計環境が用意されれば、従来より簡潔に、より高度なシステムの構築が可能になるものと考えられる。

今回行った、変調を用いた確率密度演算の概要は以下のとおりである。

- 0 . 変調は、出力される被変調信号が一定時間間隔の0または1のパルス列であり(ビットストリームと呼ぶ) そのパルス密度と変調信号の振幅が対応する変調方式である。この出力信号を使い、確率モードでの演算を考える。
- 1 . 論理演算基本回路を算術演算に利用できるため、各演算回路が非常に小さく、多並列に情報を処理したい場合に有利である。また、入出力間に従来のコンピュータの持つ不定な遅延時間を持たない、リアルタイム並列演算である。
- 2 . パルス数変調の中でも 変調は、パルス間隔が一定であり、同期式論理回路との適合性が高い。
- 3 . 被変調信号の復調は、簡単なローパスフィルタで可能である。また、被変調信号によるスイッチングモードの電力増幅が可能である。
- 4 . このような単純な構成の演算回路は、従来型の論理回路にとどまらず、化学的・生物的素子など色々なデバイスによる実現の可能性がある。
- 5 . 今回作成した試作ボードでは、isp-PLD の活用で、回路の組替えが自由に即時に可能になっている。これは、将来学習による自動回路変更に対応可能である。

## 目次

Page 重要性

### 第一章 序論

#### 1.1 人間の認知方式を考慮した情報処理の必要性について

- 1.1.1 より柔軟な情報処理の必要性 4
- 1.1.2 広く改善が求められている“感覚に追従するシステム” 4
- 1.1.3 人間の認知的学習カーブに沿った機能提供 4
- 1.1.4 回路・デバイスレベルでの改善 5

#### 1.2 楽曲分析における研究 6

### 第二章 変調モード演算の特性

#### 2.1 確率密度演算方式の動作原理

- 2.1.1 確率密度によるデータの表現 7
- 2.1.2 変調 7
- 2.1.3 変調を用いた確率密度演算の原理 8

#### 2.2 確率密度計算方式の特徴

- 2.2.1 非排他性 8
- 2.2.2 任意精度 9
- 2.2.3 単純な演算回路とその汎用性 9

#### 2.3 基本演算素子 10

- 2.3.1 和回路 10
- 2.3.2 積回路 11
- 2.3.3 反転回路 11
- 2.3.4 排他的論理和:Ex.OR 及び Ex.NOR 12

#### 2.4 組み合わせ回路

- 2.4.1 信号処理の種類 13
- 2.4.2 レベルモードフィルタ 13
- 2.4.3 Q値の増減 14
- 2.4.4 自己相関 15
- 2.4.5 セルフリフレッシュ 17
- 2.4.6 微分回路 18

	Page	重要性
<b>第三章 演算汎用試作ボードの作製と実験および考察</b>		
<b>3.1 試作回路</b>		
3.1.1 回路概略	19	
3.1.2 変調器	20	
3.1.3 積分定数の選択	21	
<b>3.2 特性試験</b>		
3.2.1 変調器の特性試験	22	
3.2.2 基本演算素子の実験による検証	24	
3.2.3 セルフリフレッシュ試験	25	
3.2.4 Ex.NOR レベルモードフィルタの試験	26	
<b>第四章 結論</b>	27	
謝辞		
参考文献	28	
付録A 確率密度演算ボードの回路図	29	
付録B PLD 設計ソースファイルサンプル	34	

本論文はインターネットホームページ上で公開しています。

<http://www.jade.dti.ne.jp/~toto/>

## 第一章 序論

### 1.1 人間の認知方式を考慮した情報処理の必要性について

#### 1.1.1 より柔軟な情報処理の必要性

情報処理分野の発展により、私達の身近にもたくさんのコンピューターが使われるようになってきた。はじめは単純な四則演算を行うだけであったコンピューターも、性能が向上するにつれて、複雑な技術計算や事務処理、ワープロなどに使われるようになり、従来は手作業で行われていた仕事がコンピューターを通して行われるようになってきている。さらに、従来は人でなければできないと思われてきた分野にも、コンピューターを使用する研究が行われている。ところが、なかなか人間の感覚と合致したシステムはなかなか難しいのが現状である。もともとコンピュータは人間より正確で高速な演算を行うために作られたが、現在または今後、さらに身近に進出してきた場合、より感覚的に使いやすい物にする必要があり、またそのような需要が生まれてくるものと考えられる。

#### 1.1.2 広く改善が求められている“感覚に追従するシステム”

コンピュータを使用していると、思った通りに動いてくれないと感じたことが良くあるだろう。例えば、なにかわからないことがあってヘルプファイルを見るときや、インターネットで希望のホームページの検索をする場合、検索語をいれてもまるで関係のないことばかり検索され、いつまでたっても目的のものが見つからないといったことがあるのではないだろうか。また、日本語変換を行うときも、日本語になっていない妙訳をしてくれて困る、といったことがあるかと思う。

このような場面は、デジタル情報機器が生活の隅々まで使われるようになってきた現在、頻繁に問題となる点である。これらは、もはや各アプリケーション毎の“ソフトウェア上の工夫”では済まされなくなってきており、人の感覚、認知の仕組みを視野にいれた、共通のフレームとしての基本処理構造、システムの構築が急務といえるだろう。

#### 1.1.3 人間の認知的学習カーブに沿った機能提供

システムが複雑化するに従い、システムを利用するための事前学習に多大な時間と労力を必要となってきた。ビギナーから熟達者までが満足して使えるシステムを構築するためには、システムの提供する機能について、使用者の熟達度に応じた機能を提供する、可塑性のあるシステムを構築する必要がある。現在でも多くのソフトウェアには多くのオプション指定や、自動学習機能がついてはいるが、使いづらく、感覚的に合致しているとは言いがたい。

ところで音楽等の“感覚的な”学習を考えると、学習者はそれを意識しないまま、何段階かの熟達度を自然と達成してゆく。これらは、音の周波数の分解能および分離などの入力部分の性能向上（音楽の先生であれば耳を作るというが）、および出力としての駆動部の機械的性能向上、シーケンシャルな運動制御のための統計的学習による演算ネットワーク生成、および、いまだ定

義や原理が不明確ではあるが、人の思考そのものに関する部分が、互いに影響しながら美味しく向上してゆくため、感覚的不一致を起こすことは少ない。(例：赤ん坊が脳だけ発達していたとすれば、それは彼にとっては生きるのがつらいことであろう)

高度なシステムを一般に提供する場合、スタティックな部分での“わかりやすさ”に加え、機能拡張が感覚的に追従するようにすることが望ましい。

こういったシステムについては、開発時の開発環境を含めた形で一般化・階層化された全体的システムとして提供するのが望ましい。

#### 1.1.4 回路・デバイスレベルでの改善

情報を認知的な側面を考慮して取り扱うとしても、従来は一般の数値演算と同じように、ノイマンコンピュータ上における逐次計算によって行われてきた。これらのコンピュータの性能向上は著しいものがあるが、複雑な回路による時分割演算方式では、単純な情報を処理するにはその処理自体よりそれ以外の部分の消費が多きい。

ここでノイマン方式ではない、計算方式の導入も進められており、生物の情報処理を元にしたニューラルコンピュータなどの研究がされている。しかしながら、生物の情報処理は従来の演算方式とは大きく異なっており、特性をそのままシミュレーションしたのでは計算時間がかかるため、将来的には専用のハードウェアや、デバイスの開発が考えられるところである。

たとえばニューロンは他のニューロンとの情報伝達において、化学物質を介してその量によって情報伝達をする部分があるが、電氣的にこれを実現する場合、化学物質の個数を電気パルスの個数で対応させ基礎演算ブロック間の通信プロトコルとして採用した場合、デーコードされていないデータ表現では、必要な精度を表すためのデータは膨大であり、さらに、演算ブロックは2進で動作する場合、それらの変換には大きな回路が必要となる。このため、実現に際してはこれとは違う伝達方式を効率を考えた回路を使うべきであるが、デバイスとして何らかの対応が取れる可能性のあることも考慮にいれる必要がある。

生物の情報処理においては、1デバイスの動作速度は大変遅く(1ms程度)それらが何段か重なって1つの意味のある演算回路を構成するとした場合、生物の入力出力間の反応時間を考慮すると、そのしくみは非常に浅い論理で、しかしながらたいへん高並列的に動作するシステムであるということができる。今回発表する確率密度での演算は、データ表現が全くデーコードされていないため、高い精度のデータの表現ではバイナリデーコードした場合に比べて効率が悪い。しかし基本演算の構造は大変単純で小さくできる特徴がある。

各演算素子が極端に小さい場合(もしくは、演算素子自体及び配線が存在せず、媒体となる微小粒子間の物理的・化学的特性などによる空間的演算の場合)これと、それらを個々に制御し、バイナリデーコードで動作させる場合を考えると、制御部分の大きさはデータ(媒体の粒子)それ自体より相当大きくなり、デーコードした場合としない場合の演算システム全体のサイズを考えた場合のトレードオフが相当移動することが考えられる。また、現段階では確率密度の要素表現は有限時間のパルスによって行われているため、扱えるパルス数の問題、パルス間の相関が問題となるが、前述のような演算システム(大量の微小粒子による空間的演算)が可能となった場合、これらの問題は低減され、確率密度での演算がより実用的になることが考えられる。

## 1.2 楽曲分析における研究

本研究の発端は、認知的取り扱いに必要な情報処理対象として、特に、楽曲データの特徴抽出から出発した。

情報処理機器の発達に伴い、音楽データの記録・再生などの取り扱いには技術的な問題はなくなってきている。例えば CD の中には、16 ビット精度、約 44kHz サンプルングでアナログ信号がデジタル化されて入っている。いろいろ議論もあるが、とりあえず、人に聞こえる範囲の音はすべて記録できる。従って、この一枚の CD には、人が音楽を聞く場合に受け取る情報がほぼ十分に入っており、情報がすべてある以上、適切な計算を施せば、あらゆる目的の出力データを取り出せるはずである。例として、このデータにフーリエ級数展開を施せば、周波数のデータが得られ、それをもとに、楽譜化することが可能である。ところが、曲の内容について自動的になにかをしたいときは簡単にはいかない。例えば、膨大な曲のなかから、特定のものを選び出したいとき、分類したいとき、その曲は果たして上手いのか下手なのか、どんな感じのものであるか、さらに、編集したい場合 - 単純に再生を遅くするとか、周波数を平行移動するのではなく、音楽の先生が生徒に注文をつけるように...メリハリをつけよとか、ゆったりと、とか、明るくとか、こういったことに関しては、(楽曲分析に限ったことではないが)なかなか従来の方式の情報処理では難しいのが現状である。

ここでは、絶対的な音の高さや長さを問題にするのではなく、さらに高次元なレベルでの音の理解方をコンピュータに与える必要がある。

音楽研究では、たとえば、音楽の専門家であれば、曲の形式、調、コード進行などに注目してモデルを立てている。認知心理学者ではゲシュタルトの認知原則を適用しようとする場合があり、情報理論では音の出現確率や遷移確率を基本に考えている。また、実際に音を聴かせて、なんらかの生理変化を測定してその情報処理構造を探ろうとすることもある。しかしながら十分満足できる結果はいまだに得られていないのが実情である。

本研究では、楽曲データから特徴を抽出するためのシステムとして、多並列演算にてそれを実現すべく、それに適した新たな演算方式を構築することを目的としている。

## 第二章 変調モード演算の特性

### 2.1 確率密度計算方式の動作原理

#### 2.1.1 確率密度によるデータの表現

確率密度計算機においては、データの大きさをパルスの時間平均密度によって表す。例えば、データのレンジを0から1とした場合、データ“0.3”の表現は、10個のパルスのうち3個が1であり、7個が0というデータ表現をする。

一般に、四則演算や、各種の論理演算をする場合は、バイナリデータされた形で演算回路を作成するが、確率密度によりデータの表現を行った場合、これらの演算回路は従来とは全く異なる形になる。

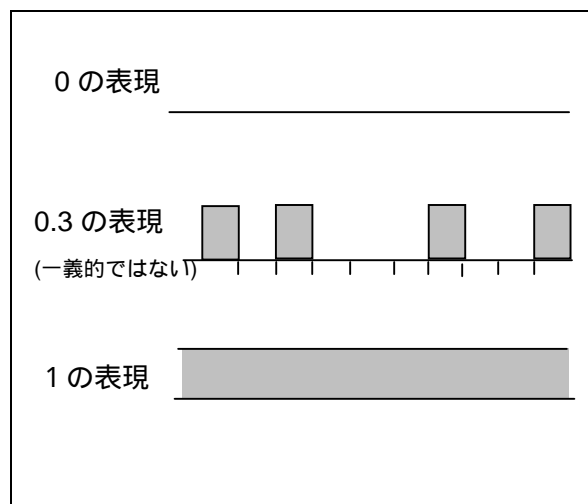


Fig.2-1 確率密度パルスによる数値の表現  
(データの範囲を0から1とした。)

#### 2.1.2 変調

(デルタシグマ)変調(順序を逆にして、シグマデルタと呼ぶ場合もある)は、最近ではオーディオ用A/D変換器の方式として用いられている。

変調は、パルス数変調方式であるが、パルス出力間隔は一定であり、その出力を一定のクロックを用いて処理を行う同期式論理回路で扱うには大変都合の良いものである。

変調器の出力するパルス列(ビットストリームと呼ぶ)は、入力のアナログ数値とはその密度で対応するという変調器である。

変調(もしくは、方式のA-D変換でも同義である)の利点としては、

- ・回路が非常にコンパクトである(基本的にはミラー積分器が1つだけあれば可能である)
- ・変換分解能が理論的には自由に可変できる(パルスの時間平均値をとったものが入力データに相当するが、その平均をとる時間を変化させることによって、分解能が決まる。また、入力に対して出力は即応し、徐々に精度が上昇してゆくという特徴をもつ)
- ・変調の復調は、簡単なローパスフィルタで実現可能である
- ・変調出力を、そのまま、スイッチングモードの電力増幅器へ接続することができる(変調を使用したスイッチングモードのオーディオアンプなどが提案されている : 参考文献 5)



### 2.1.3 変調を用いた確率密度演算の原理

変調を用いた確率モードでの演算は、入力アナログ情報を 変調し、出力（ビットストリームと表現する）をそのまま論理回路に流し込んで演算をするものである。

ここで、特徴的なのは、単純な基本ゲート 1 つで算術演算が行うということであり、従来のバイナリデータでの和回路や積回路の構成とは決定的に違う点である。

例えば、例として、積回路を見てみることにする。（詳細は 2.3 節 基本演算素子 参照）

List 2-1 確率密度データ表現での演算  
(太字は確率密度を示す)

		入力 1 : 0.3 ( $V_{in1}/V_{in-max}$ )	
		L	H
入力 2 : 0.8 ( $V_{in1}/V_{in-max}$ )	L	<b>0.14</b>	<b>0.06</b>
	H	<b>0.56</b>	<b>0.24</b>

入力1\*入力2  
パルス密度

確率密度で表現された 2 つのパルス列を、論理積回路(AND)に通した場合を考えてみる。

上記の四角で囲った部分は、2 つの確率密度データの論理積をとった場合を示している。

論理積は、入力が全て 1 となると出力がアクティブとなり 1 が出力される。入力 1 と入力 2 のパルス列が 1 である確率がそれぞれ 0.3、0.8 である場合、それらの入力が互いに相関が無い場合を考えると、両方の入力がたまたま 1 となり、出力がアクティブになる確率は  $0.3 * 0.8$  であり、出力には確率 0.24 で 1 となる確率密度データが出力される。これは、すなわち入力を算術演算したことになる。

このほかの基本演算素子を組み合わせ、種々の機能を実現する。

## 2.2 確率密度計算機の特徴

### 2.2.1 非排他性

多入力型確率密度演算器の場合、大規模な演算回路を組んだ際にも、(入力値が最大または最小の場合をのぞいて) それぞれの入力の影響は必ず出力に反映され、他の入力により完全にマスクされてしまうことはない。確率的に低くはなってもいくらかの情報が最後まで残る特徴がある。

なお確率演算における原則として、演算は常に 1 で正規化されている。

### 2.2.2 任意精度

確率密度演算方式の特徴として、精度が任意に（また、ダイナミックに）決められるという点がある。通常、精度はサンプルしたビットビットストリーム数によって決まり、

$$\text{精度} = 1/\text{サンプル数} \quad (\text{式 2.1})$$

である。出力は入力に対して即応し、時間的にだんだん精度が向上してゆくという特徴を持つ。

### 2.2.3 単純な演算回路とその汎用性

基本演算素子（2.3 節）は、大変単純であり、特に半導体を使用した電気回路での構築にその実現方法を選ばない。これは、何らかの微小粒子での物理的（または化学的）現象による演算回路の構成の可能性を導く。

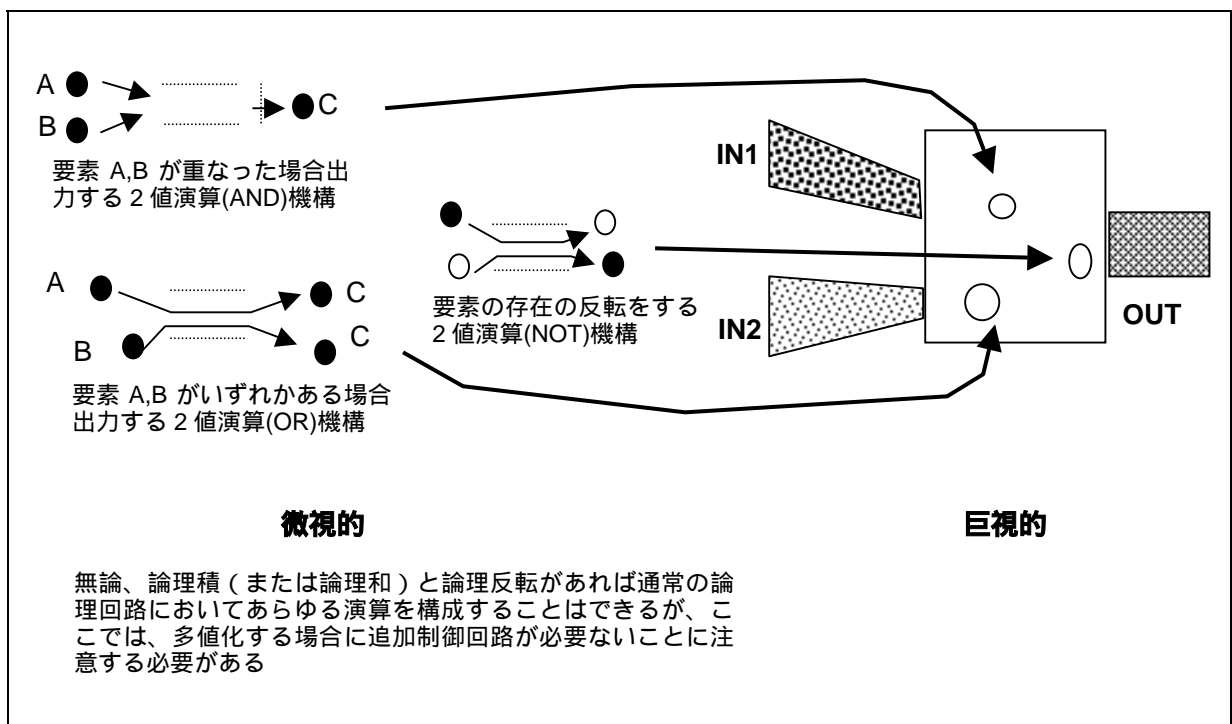


Fig.2-2 微視的論理演算の統計的平均値での数値演算

## 2.3 基本演算素子

基本演算素子は、複数のビットストリーム確率密度パルスを受け、確率密度での演算を行う。基本演算素子の種類としては、デジタル論理回路の延長であると考え、最低2入力以上の論理積または論理和と論理反転回路、形式ニューロンを参考にすると、各入力に対して定数を掛け算する演算回路、及び和回路が必要であると思われる。

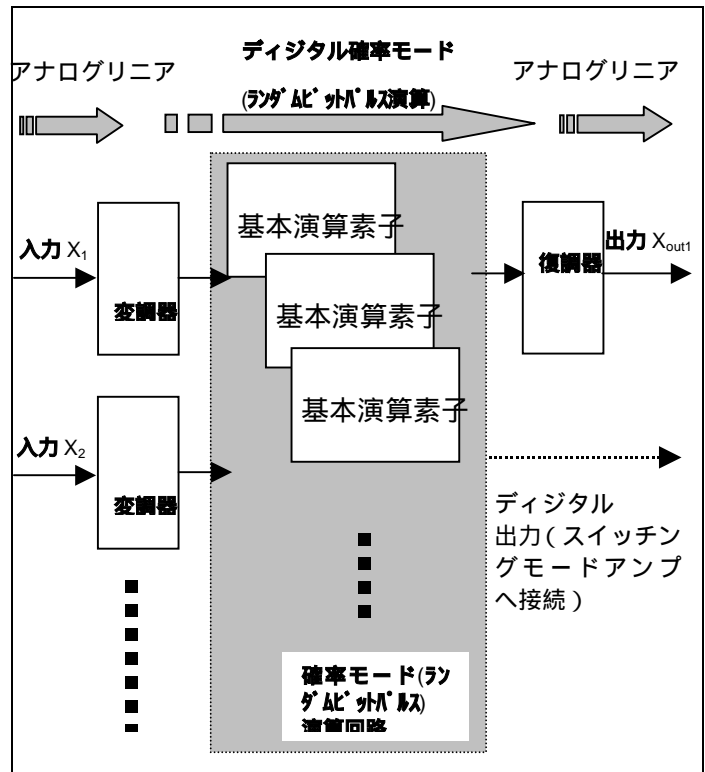


Fig.2-3 確率モードでの演算

### 2.3.1 和回路

確率演算モードでの和回路は通常の論理回路での論理和回路（OR回路）を用いる。（Fig.2-4）

この回路の特性は、入力を  $X_1 \sim X_n$ 、出力を  $X_{OUT}$ （全て確率値）とすると、

$$X_{out} = 1 - \prod_{k=1}^{k=n} (1 - X_k) \quad \text{(式 2.2)}$$

であらわされる。

$n=2$  のときの入力 - 出力特性の計算結果を、Fig.2-5 に示す。

演算結果は常に 1 で正規化されており、繰り上がり等は生じない。

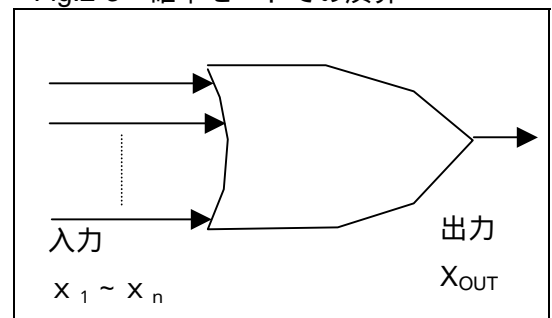


Fig.2-4 確率モードの和回路

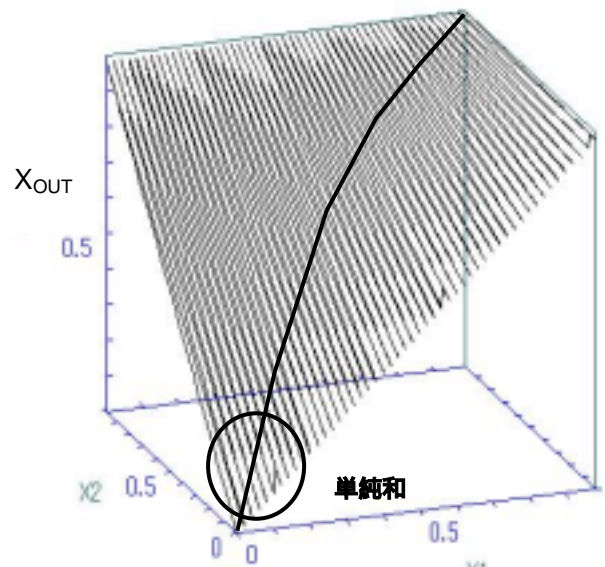


Fig.2-5 和入力 - 出力特性

### 2.3.2 積回路

確率演算モードでの和回路は通常の論理回路での論理和回路（AND 回路）を用いる。

この回路の特性は、入力を  $X_1 \sim X_n$ 、出力を  $X_{OUT}$ （全て確率値）とすると、

$$X_{out} = \prod_{k=1}^{k=n} X_k \quad (\text{式 2.3})$$

となる。

確率モードでの定数の掛け算回路は DC 電圧を変調した信号との掛け算すると実現できるが、適当なホワイトノイズを用いても実現できる。

Fig.2-6b において、ホワイトノイズを適当にクリッピングして、入力信号と論理積をとると、ノイズ入力の確率値を  $n$  とし、

$$X_{OUT} = n \times x \quad (\text{式 2.4})$$

になることが期待される。なお信号の  $S/N$  比などを十分考慮してノイズ入力のビットストリーム間隔を吟味する等が必要である。また、これらはデジタル的に生成することも可能である。

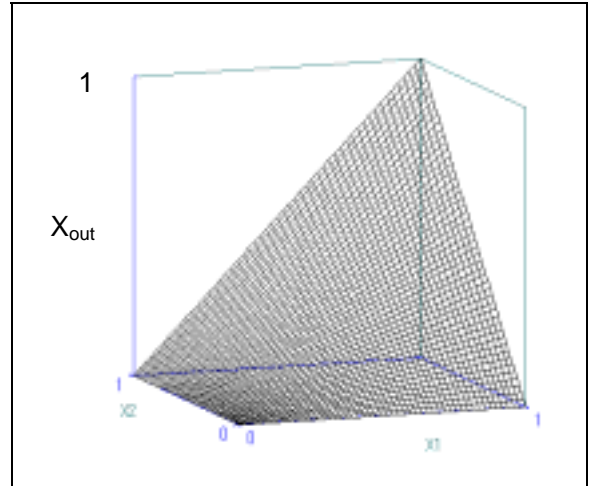


Fig.2-6a 積入力 - 出力特性

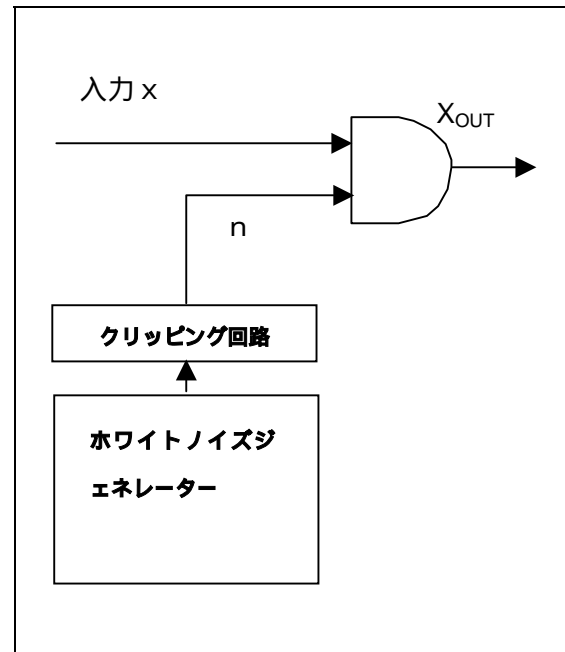


Fig.2-6b 確率モードの定数積回

### 2.3.3 反転回路

確率演算モードでの反転回路は通常の論理回路での論理反転回路（NOT 回路）を用いる。

この回路の特性は、入力を  $X$ 、出力を  $X_{OUT}$ （全て確率値）とすると、

$$X_{out} = (1 - X) \quad (\text{式 2.5})$$

となる。

### 2.3.4 排他的論理和:Ex.OR 及び Ex.NOR

排他的論理和の計算式は以下ようになる。

$$X_{out} = 1 - \prod_{k=1}^{k=n} (1 - X_k) - \prod_{k=1}^{k=n} X_k \quad (\text{式 2.6})$$

確率モードで論理演算素子を使用した場合、素子自体は0か1の2値論理によって作動するが、全体では中間値をもつ数値演算のようになる。2つの入力の排他的論理和をとった場合、特性はFig.2-8a のようになる。

また、排他的反転論理和(EX.NOR)の計算式は以下ようになる。

$$X_{out} = \prod_{k=1}^{k=n} (1 - X_k) + \prod_{k=1}^{k=n} X_k \quad (\text{式 2.7})$$

Fig.2-8b は、(式 2.7)において2入力(n=2)の場合の模擬演算を行った場合のグラフである。

EX.NOR をコンパレータとして捉え、情報の比較抽出回路へ使用することが考えられる。また、 $X_1 = X_2$ とした場合、グラフは $X_1 = X_2 \sim Z$ 平面上で帯域通過型フィルタとなるり、これは2.4.2 節で考察する。

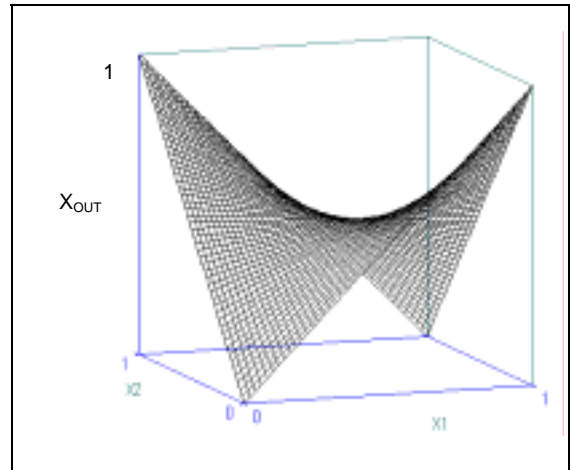


Fig.2-8a Ex.OR シミュレーション

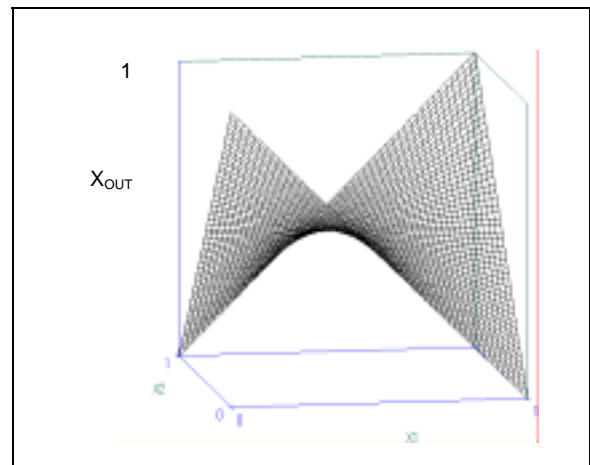


Fig.2-8b Ex.NOR シミュレーション図

## 2.4 組み合わせ回路

### 2.4.1 信号処理の種類

いままでは全て振幅に関する回路の議論であったが、前置回路として F/V コンバータや積分回路を追加することで周波数領域、時間経過に対する議論へ拡張することができる。本論文のもともとの目的は音楽情報の処理であるので、特徴抽出のため、ある特定の時系列パターンを元情報から選択的に抽出する方法としてあくまで回路的（または単純な構造でその機能を実現できる形）に対応できるものとしてこのような処理形式を考えている。

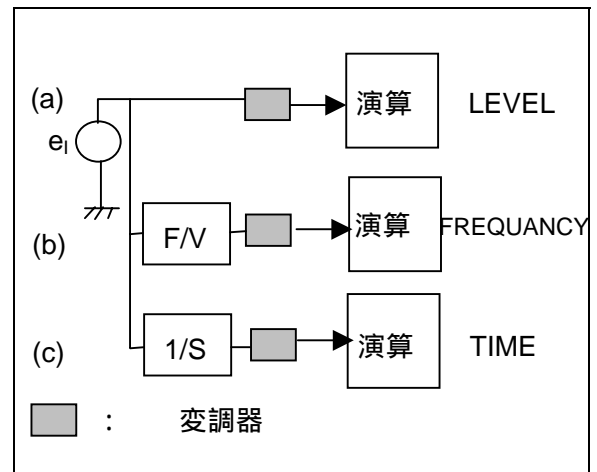


Fig.2-9 信号処理の種類

### 2.4.2 レベルモードフィルタ

論理回路ではしばしば嫌がられる排他的論理和、反転論理和であるが、これをコンパレータ（一致検出）回路として見た場合、あいまいな情報源からの特徴抽出では重要な要素として考えられ、情報の選択などにおいて基本的機能を提供する。確率密度演算モードでの排他的論理和(EX.OR)及び反転論理和(EX.NOR)は2値ではなく中間値を持ち、非線型な特性を持っている。

ここで、入力を1つとして、統計的平均値は同じであるがそれぞれのビットストリームは互いに相関のない確率密度信号を用いて演算をした場合、入力は  $X_1=X_2$  線上を移動するため、Fig.2-10、Fig2-11 のように、バンドパス型もしくはバンドエリミネーション型フィルタとも言える入力 - 出力特性を持つ。

Fig.2-9(a)のように、変調前に前置変換器を置かない場合、振幅について演算が行われるタイプのフィルタとなるので、仮にレベルモードフィルタと呼んでいる。これらの特性を、さらに非線型増幅することにより（段階的ではあるが）所望のフィルタのQ値を設定して、あいまいな情報源からの特徴抽出回路として利用することを考えられる。

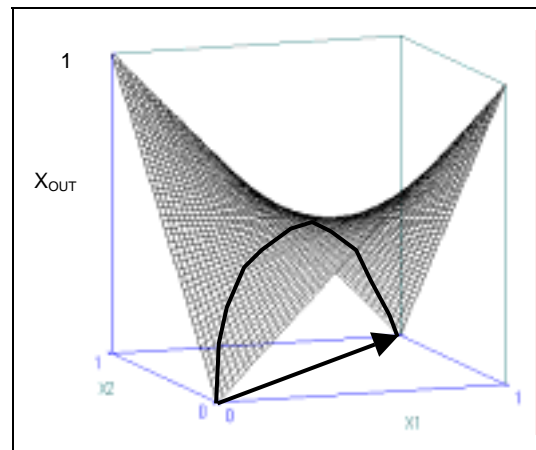


Fig.2-10 EX.OR ( $X_1=X_2$ )

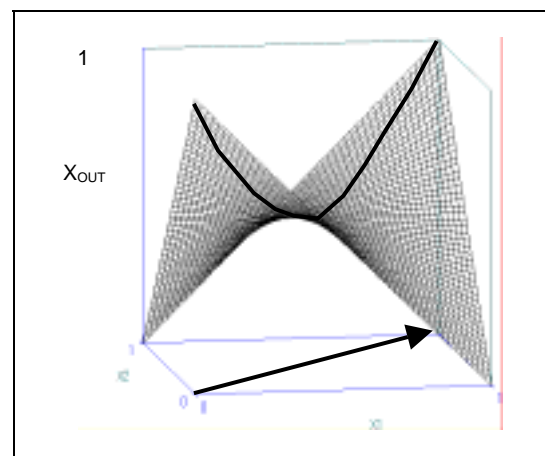


Fig.2-11 EX.NOR ( $X_1=X_2$ )

### 2.4.3 Q 値の増減

前項で導入したレベルモードフィルタはさらに、非線型増幅をすることによりフィルタの特性を変化することが出来る。

確率密度演算モードでは、積回路や和回路が比較的簡単に非線型増幅器として使用できる。

(式 2.7)の EX.NOR 回路の特性式において、2 入力の場合として、 $n=2$  にて展開して整理すれば、

$$f(x) = 2x^2 - 2x + 1$$

となる。これをさらに非線型な特性を持つ、積回路に通した場合、入力数  $n$  により

$$f(x) = (2x^2 - 2x + 1)^n \quad \text{(式 2.7)}$$

と表せる。

また、和回路を通した場合は、

$$f(x) = 1 - (-2x^2 + 2x)^n \quad \text{(式 2.8)}$$

となり、これらを図にしたものがそれぞれ Fig2-13、Fig2-14 である。

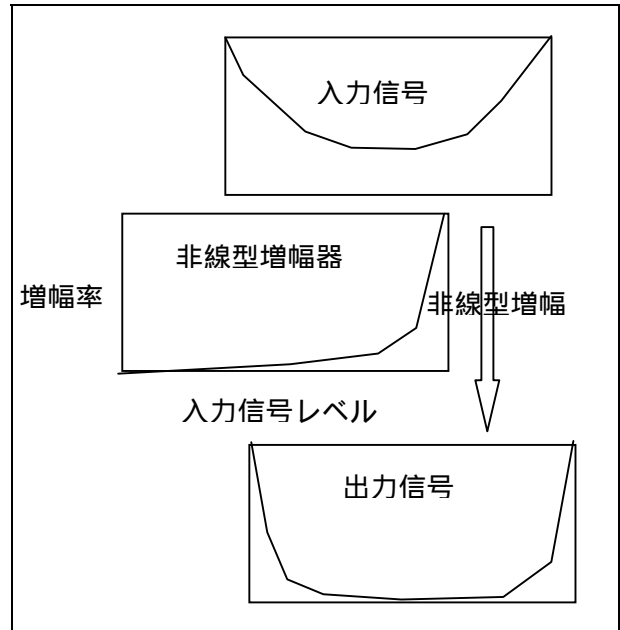


Fig.2-12 非線型増幅による Q 値の増減

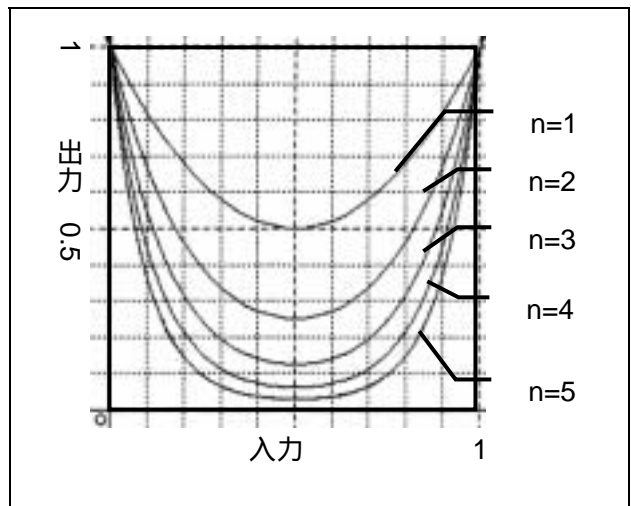


Fig.2-13 EX.NOR 特性の強化

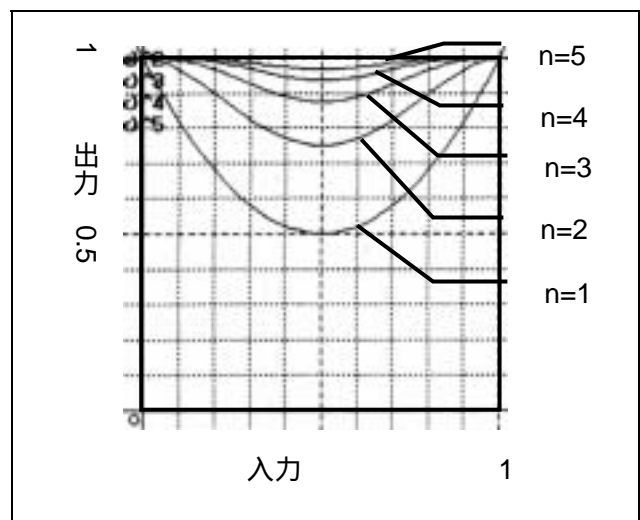


Fig.2-14 EX.NOR 特性の弱化

一方(式 2.6)の EX.OR 回路でも同様に積回路では

$$f(x) = (-2x^2 + 2x)^n \quad \text{(式 2.9)}$$

和回路では

$$f(x) = 1 - (2x^2 - 2x + 1)^n \quad \text{(式 2.10)}$$

となる。

これらを図にしたものがそれぞれ Fig2-15、Fig2-16 である。

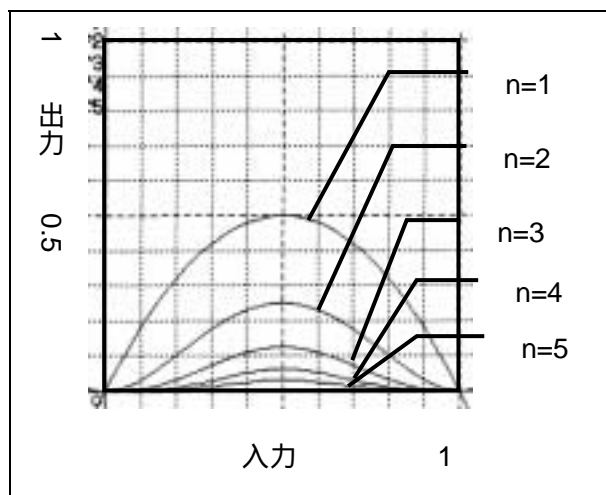


Fig.2-15 EX.OR 特性の弱化

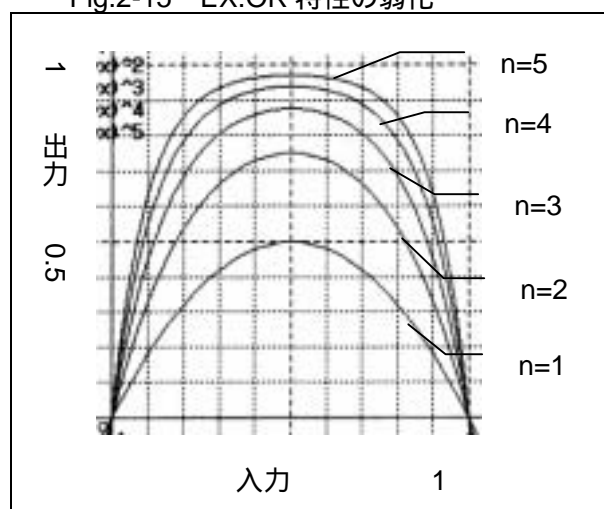


Fig.2-16 EX.OR 特性の強化

#### 2.4.4 自己相関

確率密度演算モードにおいて、取り扱うランダムパルスは文字どおり各パルス間での相関性が全くないことが前提となる。例えば、2 入力積回路にて入力  $X_1 = X_2$  とすると、出力は  $X^2$  となることが期待されるが、極端な場合、Fig.2-17 に示すような回路では所望の特性は得られない。

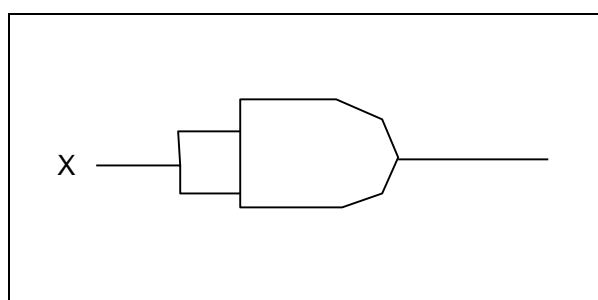


Fig.2-17  $X^2$  回路 ?

Fig.2-18 に示すようなパルス列において、各ビット間に自己相関がなければ要素  $X(t)$  と、それより  $k$  サイクル遅れた要素  $X(t+k)$  の存在確率は、パルス全体の統計平均値  $X$  と同じはずである。

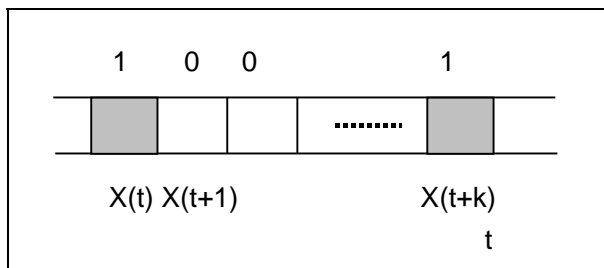


Fig.2-18 自己相関

$$X(t) = X(t+k) = X \quad \text{(式 2.11)}$$



自己相関関数は通常、

$$\frac{1}{T} \int_{-T/2}^{T/2} X(t)X(t+k)dt \quad (\text{式 2.12})$$

と表せるが、これは X(t)系統と X(t+k)系統の積をとった時間平均であり、すなわち 2.3.2 節 積回路により実験的に測定が可能である。

一般には X(t)と X(t+k)の間には回路固有の自己相関が存在し、X(t)が 1 であった場合 X(t+k)も 1 になりやすいといったことが起こる。今回は、入力パルス列は 変調器の出力を使っており、完全な乱数ではないため、特有の自己相関を発生させる可能性がある。

ここで、パルスの要素  $m_1$ 、 $m_2$  を、

$$m_1 = x(t)$$

$$m_2 = x(t+k)$$

と置く。通常、 $(m_1, m_2)$ の列が取りうる値とその確率は、List2-2 に示すとおりである。

ここで、自己相関による確率変動について、List2-3 に示すように  $S_A \sim S_D$  を定める。なお、これらは一般には X に依存し、 $S_A(X)$ 、 $S_B(X)$  などと表す。

List2-3 において、それぞれの確率を合わせたものは 1 となる必要があるため、

$$(1-X)^2 S_A + X(1-X)S_B + X(1-X)S_C + X^2 S_D = 1 \quad (\text{式 2.13a})$$

となる。また、定常状態では

$$S_B = S_C \quad (\text{式 2.13b})$$

であり（後述の微分回路にて証明）

2つの系列を要素をすべて足した値は  $2X$  となるので、

$$X(1-X)S_B + X(1-X)S_C + 2X^2 S_D = 2X \quad (\text{式 2.14})$$

となる。よって  $S_A, S_B, S_C$  は  $S_D$  のみによって List2-4 のように表せる。積回路  $X^2$  の測定時における相関のない場合(List2-2)からのずれから  $S_D(X)$  を求め、他の演算時における自己相関による演算値のずれを予測できる。

（相関の影響：セルフリフレッシュ時の留意点）

\*リフレッシュは次項参照

確率密度パルス列をリフレッシュ（平均値 X は同じであるが、個々のパルス列が互いに相関がない）をする場合、 $S_D(x)$  の影響により  $X \rightarrow X'$  となることを避けるには、全ての X の要素  $m_1 \sim m_k$  を、1つずつ、重複なく使用する必要がある。（順番のみ変更する）

List2-2 2要素組の存在確率

$(m_1, m_2)$	確率
( 0 , 0 )	$(1-X)^2$
( 0 , 1 )	$(1-X)X$
( 1 , 0 )	$X(1-X)$
( 1 , 1 )	$X^2$

List2-3 確率変動を表す係数  $S_A \sim S_D$

$(m_1, m_2)$	確率
( 0 , 0 )	$(1-X)^2 \cdot S_A(X)$
( 0 , 1 )	$(1-X)X \cdot S_B(X)$
( 1 , 0 )	$X(1-X) \cdot S_C(X)$
( 1 , 1 )	$X^2 \cdot S_D(X)$

List2-4  $S_D$  による表現

$(m_1, m_2)$	確率
( 0 , 0 )	$1-X^2 S_D - 2X$
( 0 , 1 )	$X - X^2 S_D$
( 1 , 0 )	$X - X^2 S_D$
( 1 , 1 )	$X^2 S_D$

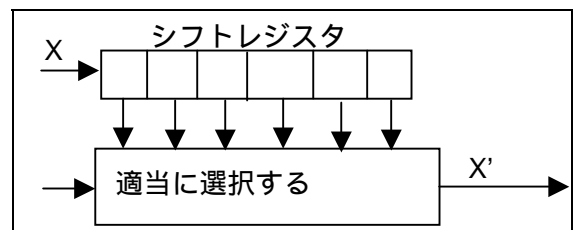


Fig.2-19 セルフリフレッシュ

### 2.4.5 セルフリフレッシュ

1つのパルス列から相関の少ない新しいパルス列を作りたい場合、何らかの方法で、平均値はもとと同じであるが、個々の要素がオリジナルと異なったものを作る必要がある。この方法としては、

- (a) 一度復変調して、アナログ信号に戻し、また変調を行い、要素の違うパルス列を発生させる。または、1入力に対し、複数の変調器を用意し、変調を行い、相関の少ないビットストリームを発生させる。
- (b) パルス列を一度カウントし、バイナリ化したところで、ストカスティック計算機で使われる D-S 変換器を用いてランダムパルスに返す
- (c) パルス列の組替えを行う。  
(順序を入れ替える)  
(セルフリフレッシュと呼ぶことにする)

- (a)の方法は、変調器が複数必要で、スペースファクターの面から適当ではない。
- (b)の動作は、カウンタにより時間当たりの入力パルスをカウントし、バイナリ化する。これを、 $k$ 個の独立な2進乱数源(1つのM系列発生器で可能)と比較し、信号値がこれより大きければ1、小さければ0を出力する。これにより新たなランダムパルス列  $X'$  を作ることができる。しかしながら、バイナリ化演算回路を使用することは、今回の研究方針から外れることとなる。
- (c)では、自分のパルス列の組替えを行うことでリフレッシュを行う。(セルフリフレッシュ) 厳密にやろうとすればシフトレジスタの個数は  $k$  個(指定分解能分)必要となるが、Fig.2-22のように、簡易化したのもでもある程度相関を取ることができる。

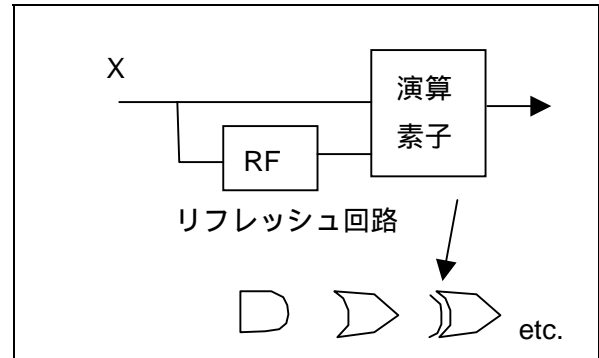


Fig.20 リフレッシュ

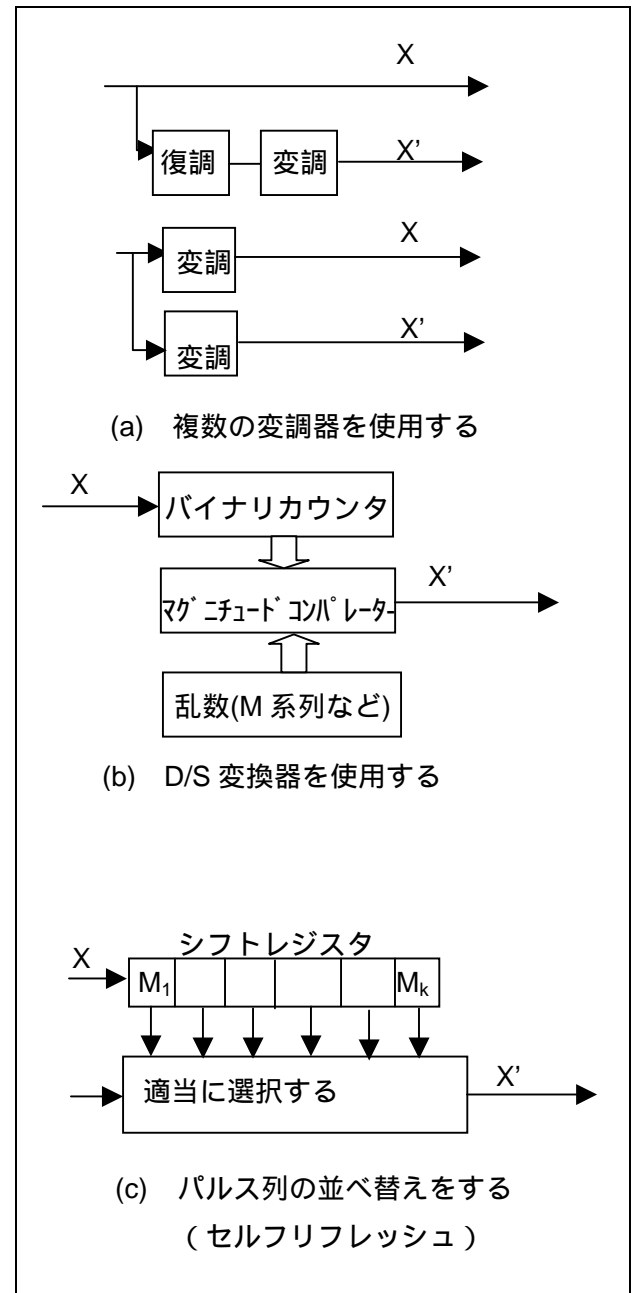


Fig.2-21 リフレッシュの例

Fig.22 では、 $X^2$  回路の生成のために、シフトレジスタによる簡易セルフリフレッシュを用いている。すなわち、入力パルス列  $X(t)$  系統と、 $k$  段のシフトレジスタにより遅らせた  $X(t+k)$  系統の積を取ることで  $X^2$  回路を実現しようとしている。 $X(t)$  及び  $X(t+k)$  において相関の少ない  $k$  の値を選択することが必要となる。

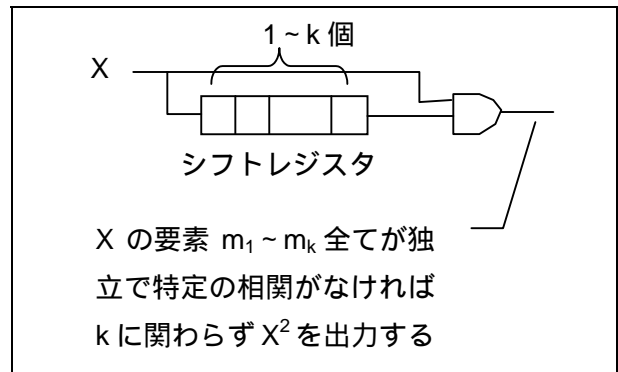


Fig.2-22 簡易セルフリフレッシュ

#### 2.4.6 微分回路

確率密度モードでの微分について、ある区間の平均値  $X_1$  と、 $t$  だけたったある区間の平均値  $X_2$  を用いて、

$$X_1 = \frac{1}{n} \sum_{k=1}^n m_{1k}$$

$$X_2 = \frac{1}{n} \sum_{k=1}^n m_{2k}$$

$$X_2 - X_1 = \frac{1}{n} \sum_{k=1}^n (m_{2k} - m_{1k})$$

$$\frac{dX}{dt} = \frac{X_2 - X_1}{\Delta t} = \frac{1}{n\Delta t} \sum_{k=1}^n (m_{2k} - m_{1k}) \quad (\text{式 2.15})$$

となり、各要素間の引き算にて可能である。

なお、定常状態では、

$$\frac{dX}{dt} = 0$$

$$\therefore \sum_{k=1}^n (m_{2k} - m_{1k}) = 0 \quad (\text{式 2.16})$$

となる。これは、 $m_{1k}$  と  $m_{2k}$  の組(0,1)及び(1,0)の組の個数が全体で一致することを示す。

すなわち List2-3 において  $(m_1, m_2) = (0, 1)$  及び  $(1, 0)$  の存在確率が同一であり、 $S_C(X) = S_D(X)$  となる。

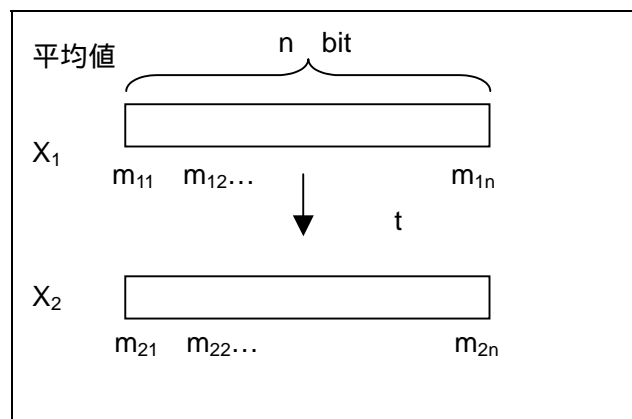


Fig.2-23 微分

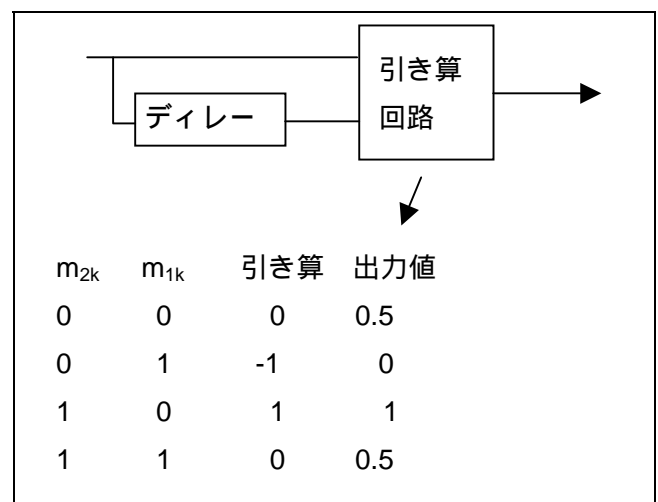


Fig.2-24 微分回路の実現

### 第三章 演算汎用ボードの作成と実験およびその考察

#### 3.1 試作回路

##### 3.1.1 回路概略

基本演算素子(2.3節)の試験をするために試験用の基板を作り実験をした。回路構成は、アナログ信号を確率密度信号に変換するための変調器の一部であるミラー積分回路を12回路、確率密度モードでの演算と、

変調器中のD-FF内蔵する回路としてisp(インシステムプログラミング)対応のPLD、確率密度信号をアナログ信号に戻す復調器としてRCフィルタ回路を4回路設定した。

回路図は付属Aに添付した。

##### ・変調器

詳細は次項にて検討するが、1回路当たりOP-AMP1回路と抵抗2本、コンデンサ1本の少スペース設計である。サプリング周波数は12MHzである。本来楽曲分析への適用を考えているため、1オクターブのパターン種類数12に合わせたもので、拡張コネクタにより同じ基板を2枚接続することにより最大24チャンネル入力に対応する。

##### ・演算回路

演算回路として内部論理を自由に書き換えることが可能なisp-PLDを使用している。このため、PLDを基板に配置したまま、また、電源を入れたまま内部演算回路を変更することが可能であり、必要に応じて任意回路を書きこんで試験を行うことができる。

デバイスはザイリンクス社XC95108を使用した。これは2400ゲート108マクロセルのCPLDで、書き換え可能回数が10000回の限界はあるものの、今回の目的には十分である。

##### ・復調回路

復調回路はRCはしご型フィルタを用いて確率密度信号をアナログ信号に戻している。なお被変調信号をもとにスイッチングモードでの電力増幅が可能である。

##### ・電源回路

電源として5v及び+12V,-12vを使用する。+12,-12vについてはオンボードDC-DCコンバータで生成している。本来5v単一での動作も可能であったが、使用したOP-AMPがRail to Rail型のものではなく、5v単一では出力振幅が不足気味であったので変更した。消費電力は約3.8Wである。

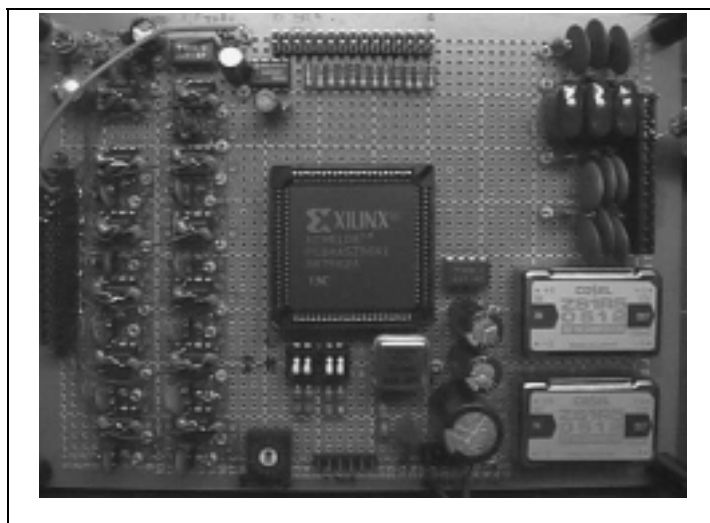


Fig.3-1 基板写真

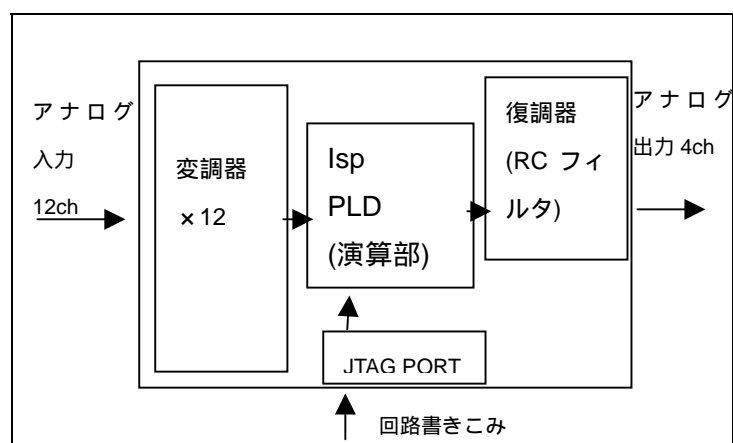


Fig.3-2 回路配置



$$\frac{V_{IN} - V^+}{R} + \frac{XV_H - V^+}{R} = 0$$

$$\therefore XV_H = 2V^+ - V_{IN} \quad \text{(式 3.1)}$$

となる。入力  $V_{IN}$  に対して、上式を満たすように変調器の出力ビットストリームの統計平均値  $X$  が決定される。

なお  $V^+$  の設定により変換特性は Fig.3-7 のように変化する。 $V_H = 2V^+$  とした場合一番広い変換範囲がとることができる。

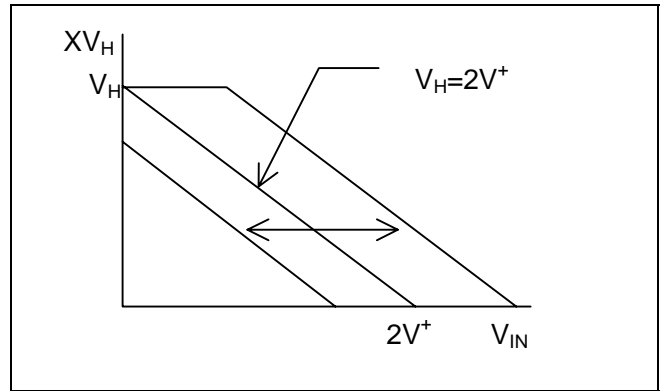


Fig.3-7 変換特性

### 3.1.3 積分定数の選択

積分定数は、サンプリングクロック  $f_{ck}$  の間隔  $t = 1/f_{ck}$  の間において、 $V_1$  が飽和しないように選ばなくてはならない。

回路の過渡特性を考える場合、Fig.3-6 の回路において、入力電圧  $V_{IN}$  が一定電圧と考えられるとき、動作は  $V_{FB}$  が 1 の区間 (Fig.3-8 における区間 ) と、 $V_{FB}$  が 0 の区間 (Fig.3-8 における区間 ) に分けて考えることができる。

\* 通常入力信号周波数に対して 変調のサンプリングクロックはかなり高く設定するのが普通であり、サンプリングクロック間隔の間は入力電圧は一定とみなすことができる。

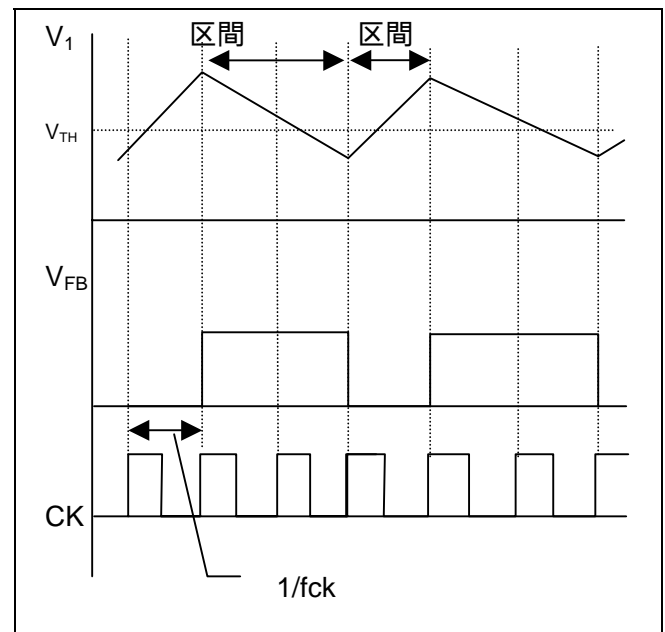


Fig.3-8 波形概略

区間 について解析を行うと、OP-AMP の特性上、反転入力端子へは電流は流れ込まず、また、反転入力端子電圧は非反転入力端子電圧  $V^+$  とほぼ一致するとみなせるから、コンデンサ  $C$  に流れ込む電流  $i_c$  は  $i_1$  と  $i_2$  の合計であり、

$$i_c = \frac{V_H - V^+}{R} + \frac{V_{INMAX} - V^+}{R} \quad \text{(式 3.2)}$$

$$v_c = \frac{1}{C} \int_{t_0}^{t_1} i_c dt + v_c(0)$$

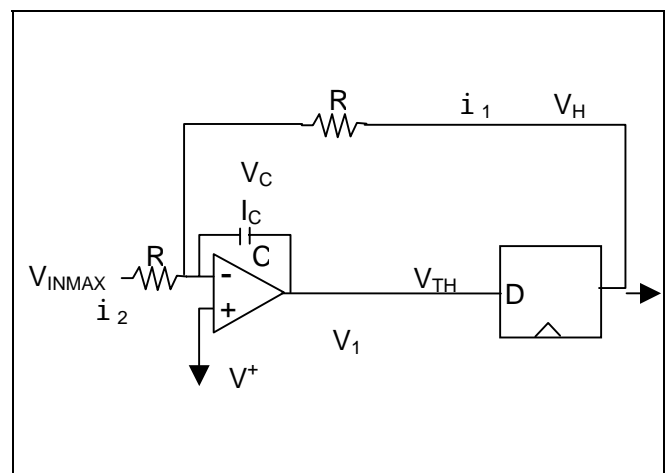


Fig.3-9 区間の解析

$$v_c = \frac{t_1 - t_0}{CR} (V_H - V^+ + V_{INMAX} - V^+) + v_c(0) \quad \text{(式 3.3)}$$

となる。ここで一番  $V_c$  が大きく変動する場合として

$$v_1(t_0) = \lim_{v \rightarrow 0} (V_{TH} + \delta v) \quad \text{(式 3.4)}$$

(Fig.3-10 における 印)、すなわち

$$V_c(t_0) = V^+ - V_1 \quad V^+ - V_{TH}$$

のとき、

$$v_1 = V^+ - v_c = -\frac{t_1 - t_0}{CR} (V_H + V_{INMAX} - 2V^+) + V_{TH} \quad \text{(式 3.5)}$$

この  $v_1$  が飽和 (ここでは 0V 以下にならない) 条件として、

$$v_1 \geq 0 \quad \text{(式 3.6)}$$

から時定数 RC を設定する必要がある。ここで、実際の数値として  $V_H=3.8V$ 、 $V_{INMAX}=3.8V$ 、 $V^+=1.9V$ 、 $V_{TH}=1.6V$ 、 $t_1-t_0=1/f_{ck}$ 、 $f_{ck}=12MHz$  を代入すれば、

$$CR \geq 0.2[\mu s] \quad \text{(式 3.7)}$$

を得る。

区間 についても計算を行うと

$$CR \geq 0.1[\mu s] \quad \text{(式 3.8)}$$

が得られ、これは式 3.7 に含まれるため考慮しなくて良い。

実際の回路では、OP-AMP の電流駆動能力、浮遊容量などを考えて

$C=270pF$ 、 $R=1k$  ( $CR=0.27\mu s$ ) を使用した。

なお復調器として、RC はしご型ローパスフィルタを用い、カットオフ周波数 10kHz、1kHz、200Hz のものを用意した。サンプリングクロックとして 12MHz を使用したため、11.7kHz の信号帯域に対して 256 倍オーバーサンプリングとなり、理論的には 9 ビット(54db)の変換精度が得られるはずである。

### 3.2 特性試験

#### 3.2.1 変調器の特性試験

変調器の動作を確認するために、直流変換特性を測定した。変調前のアナログ入力電圧  $V_{IN}$  と、変調 - 復調後の電圧  $V_{OUT}$  の比較を行っている。

なお復調用のフィルタは回路図上 output1 系統 (カットオフ周波数 10kHz) を使用している。

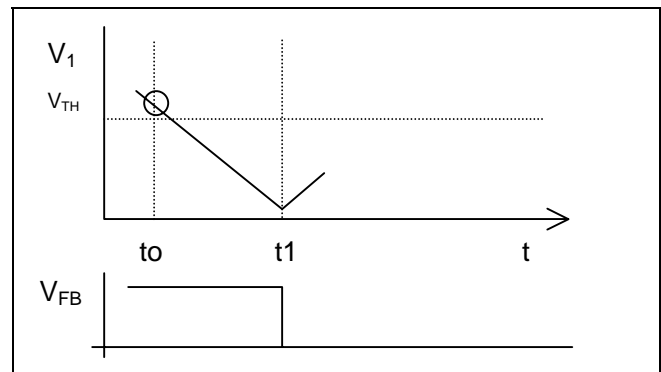


Fig.3-10 区間 の波形

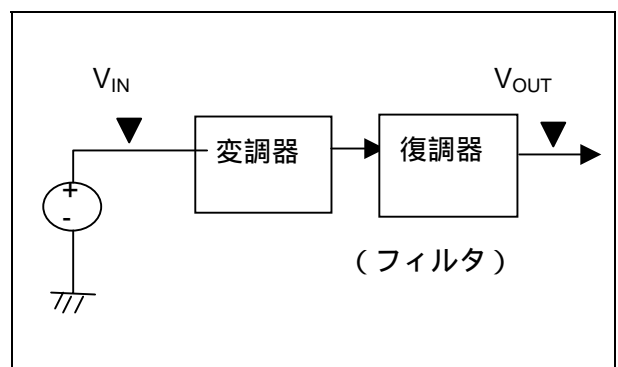


Fig.3-11 変調器の直流特性の測定

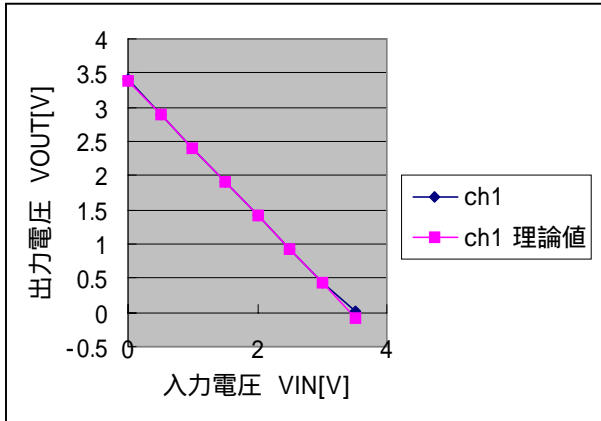


Fig.3-12 ch1 変調器の変換特性

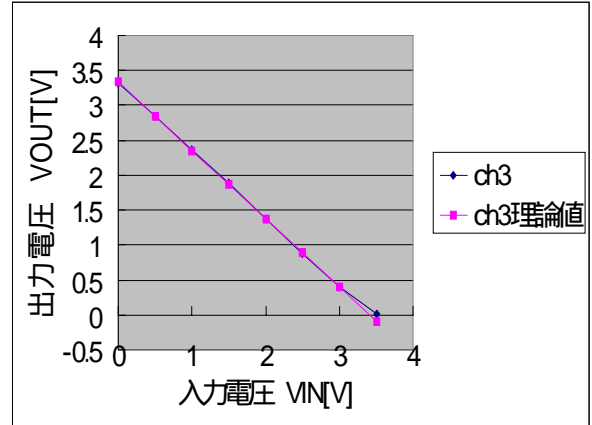


Fig.3-13 ch3 変調器の変換特性

測定は 12 回路ある 変調器のうち、代表して ch1 及び ch3 について行った。

測定された結果より最小二乗法にて回帰直線を導出し、測定データとの直線性誤差を調べたが、入力電圧範囲 0v から 3v の範囲では 0.5 ~ 1% 程度であった。なお出力の残留雑音は 100mvpk-pk と予想外に大きく、S/N 比は 30db 程度と低かった。

雑音に関しては、当初からアナデジ混合回路であるためその影響が考えられ、1 点アースやバイパスコンデンサの適宜配置を行ってはみたが、極端な例では 2 点の GND 間で 0.5vpk-pk の雑音電圧が検出されるなど、改善すべき点は多い。

ノイズのスペクトル分析を行ったわけではないのでわからないが、スピーカーを通して聞く限り、特定周波数のノイズは感じられなかった。また、入力に可聴域の交流信号（具体的には CD からの音楽）を使用した場合、全く聞くに耐えないといったこともない。

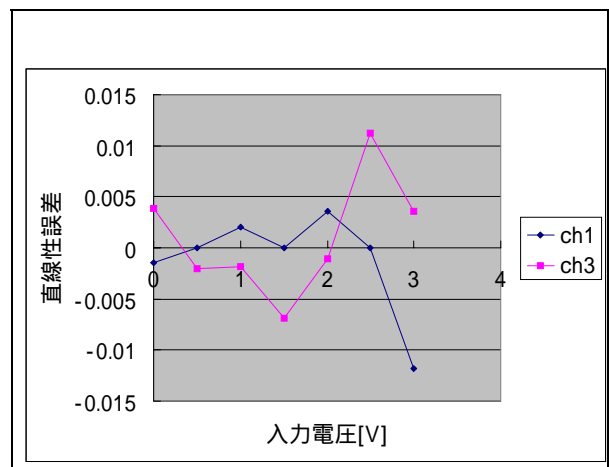


Fig.3-14 直線性誤差

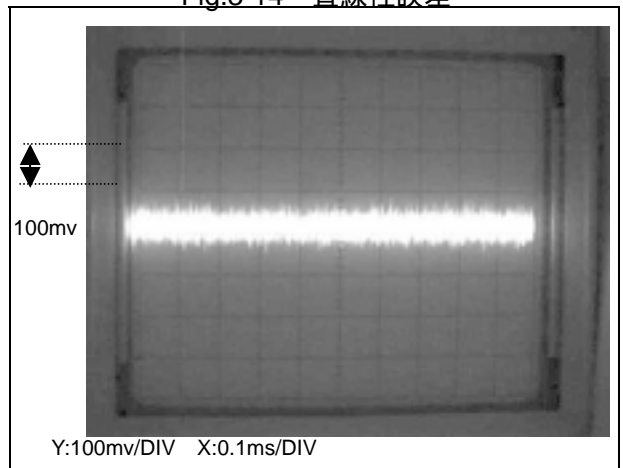


Fig.3-15a 出力残留雑音

Fig.3-15b は 2kHz の正弦波を入力した時の  $V_{IN}$  及び  $V_{OUT}$  の波形である。

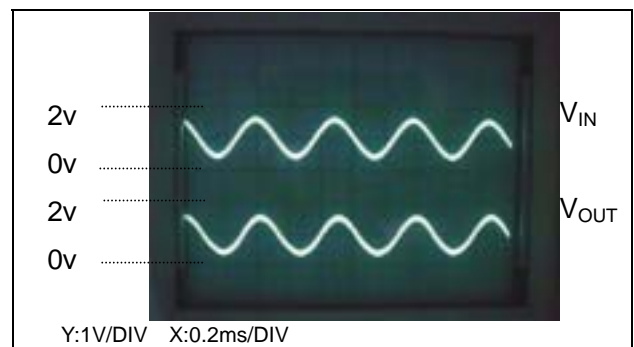


Fig.3-15b 交流特性



### 3.2.2 基本演算素子の実験による検証

ここでは2.3で考えた基本演算素子の動作について実験を行って検証する。基本演算素子として、2入力のOR回路(和演算)、AND回路(積演算)、EX.OR回路及びEX.NOR回路をPLD内に書きこみ、その動作を測定した。その結果であるFig.3-17からFig3-20では、入力電圧 $V_{IN1}$ 及び $V_{IN2}$ と出力電圧 $V_{OUT}$ を測定し、グラフ化したものである。

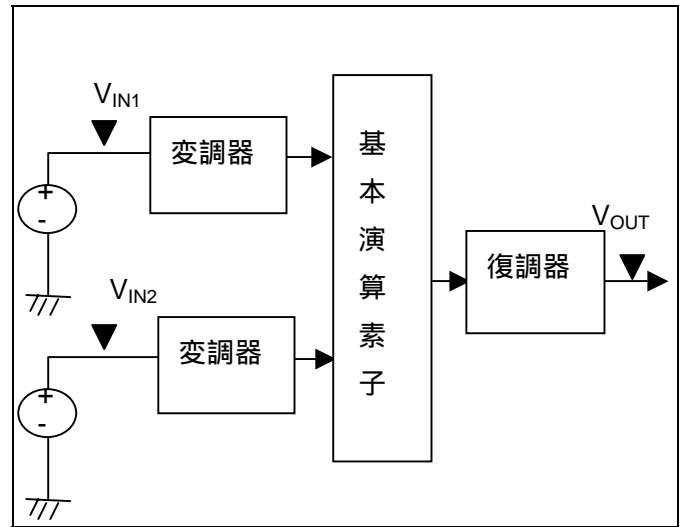


Fig.3-16 基本演算素子の試験

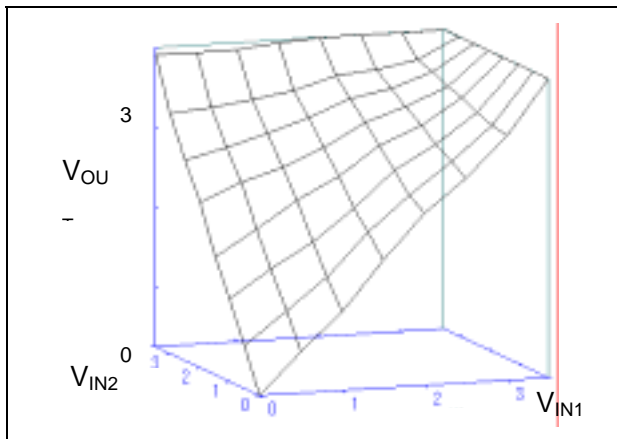


Fig.3-17 和

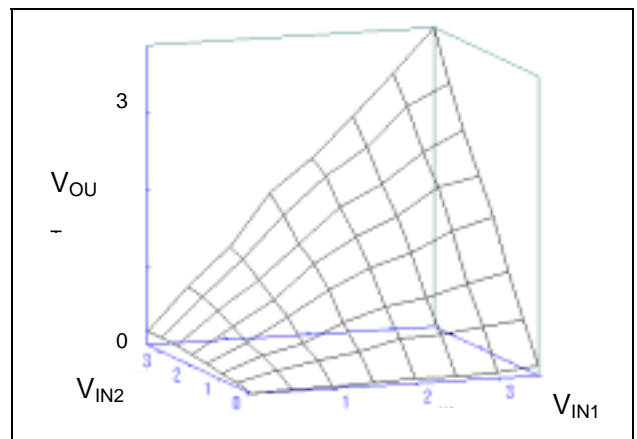


Fig.3-18 積

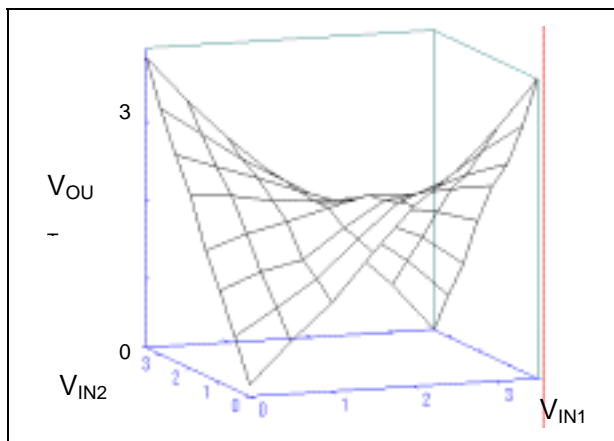


Fig.3-19 EX.OR

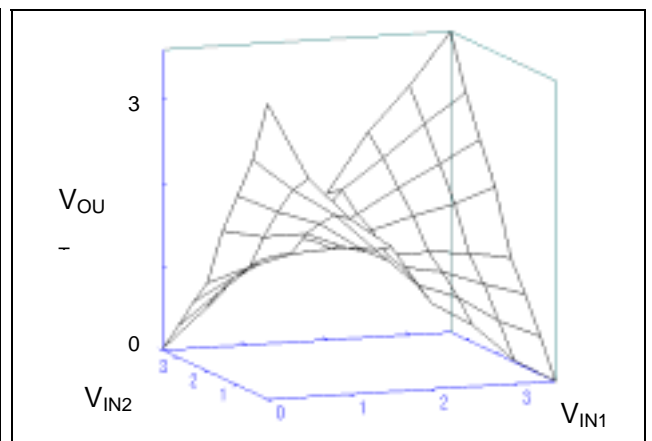


Fig.3-20 EX.NOR

以上の測定結果 Fig3-17,3-18,3-19,3-20 は計算値では Fig2-5,2-6a,2-8a,2-8b と対応する。ほぼ予想したグラフ形状が得られている。

### 3.2.3 セルフリフレッシュ試験

オリジナルの確率密度パルス列から、相関の少ない新しい確率密度パルス列を生成するために、セルフリフレッシュ方式を用いることは 2.4.5 節で述べた。ここでは、Fig.2-22 において提案した、シフトレジスタを用いた場合についてテストを行った。また 2.4.4 節中の  $S_D(X)$  を求める意図もある。

$X^2$  の積算を行うために、オリジナルのパルス列と、セルフリフレッシュをしたパルス列を用い、論理積回路を通した。シフトレジスタは 1 段から 8 段とした。

Fig.3-22a から Fig.3-22h はその波形である。

現在のところ、定量的解析まで至らなかったが、

段数を増やすごとに相関が取れ、波形が滑らかになってゆくようである。

なお、Fig.3-21b は 2.4.5 節(a)の場合、すなわち 2 つの変調器を用いた場合である。

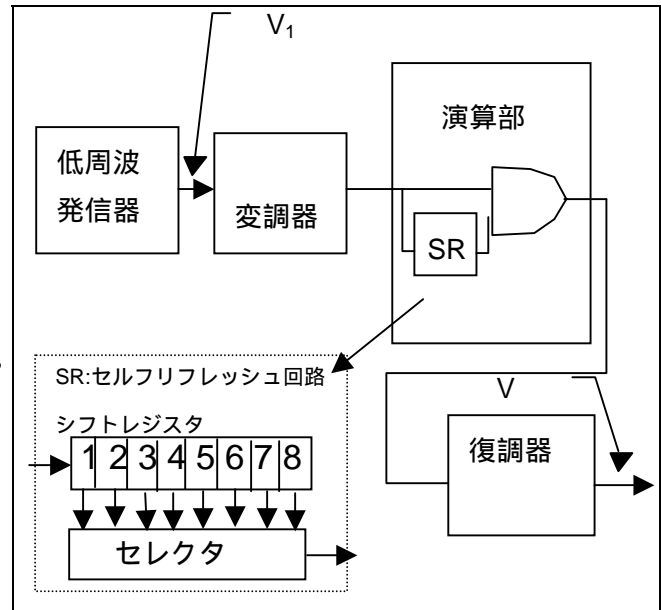


Fig.3-21a 回路概要

\* 信号周波数は全て 2kHz, Fig.3-21b のみ 1V/DIV、他は 2V/DIV 上段:  $V_1$ , 下段:  $V_2$

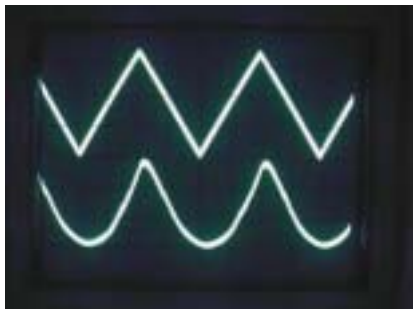


Fig.3-21b 2変調器

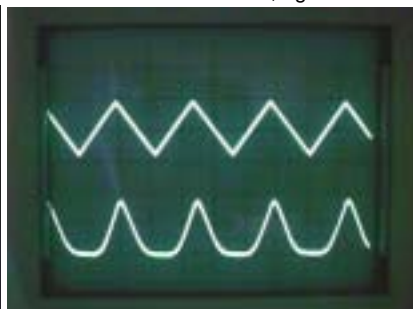


Fig.3-22a SR1次

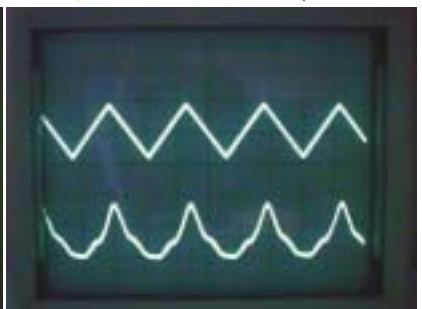


Fig.3-22b SR2次

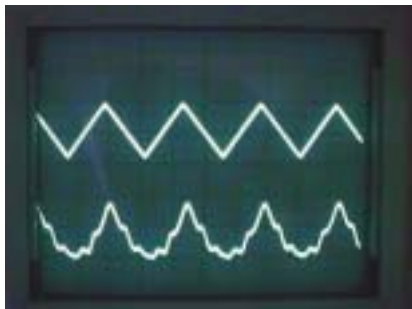


Fig.3-22c SR3次

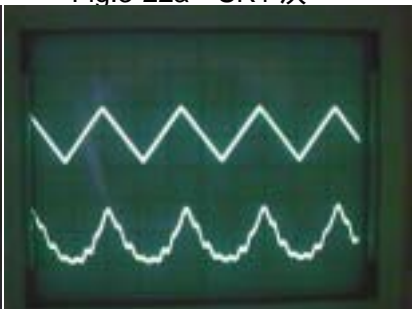


Fig.3-22d SR4次

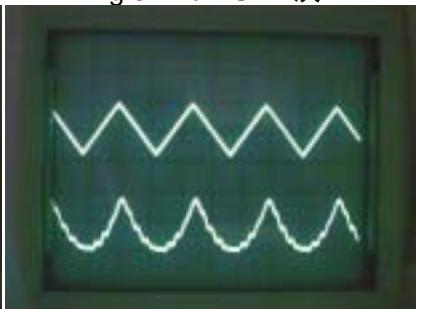


Fig.3-22e SR5次

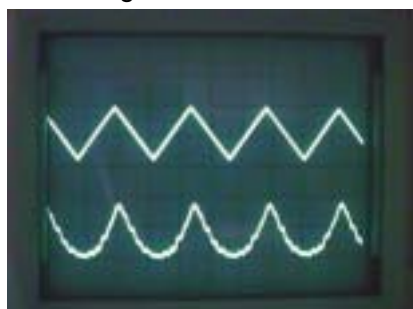


Fig.3-22f SR6次

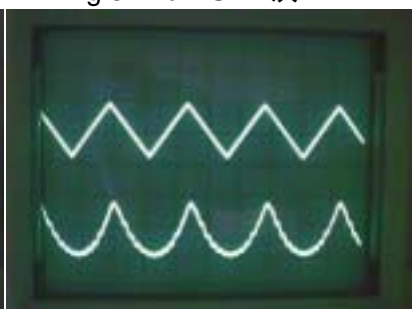


Fig.3-22g SR7次

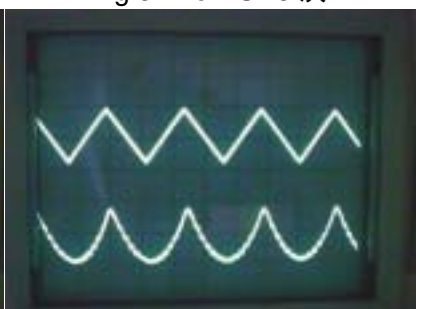


Fig.3-22h SR8次

### 3.2.4 EX.NOR レベルモードフィルタ試験

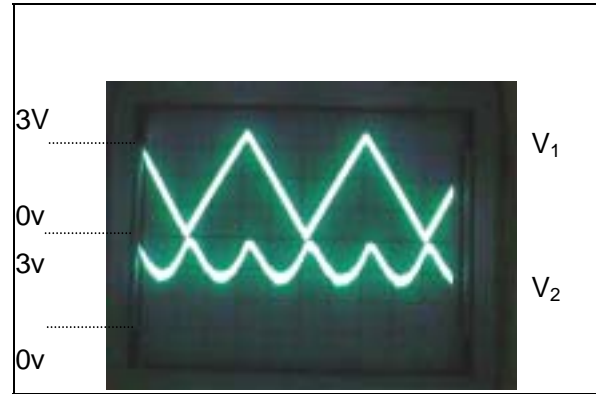
EX.NOR を用いた場合、多入力系の情報の選択の基本回路として使用が可能で、また、1入力ではレベルモードフィルタの構成が可能である。ここでは1入力系のEX.NOR レベルモードフィルタの試験をした。

Fig.3-23 では、2変調器を使用して測定した。

Fig.3-24 では、1段のシフトレジスタによるセルフリフレッシュを用いた。

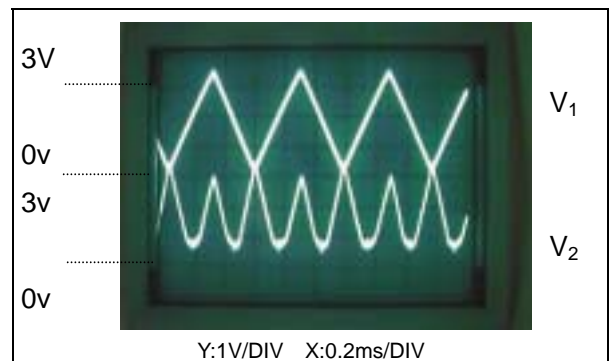
理論値は Fig.2-13(n=1)に対応する。傾向として理論値と似た内容の波形は取れたが、定量的解析には至っていない。

Fig.3-25 では同様な回路にて正弦波を入力した場合である。入力周波数に対して2倍の周波数が出力されている。これはもちろん、高調波を検出しているわけではなく、回路の非線型性からこのような特性となる。



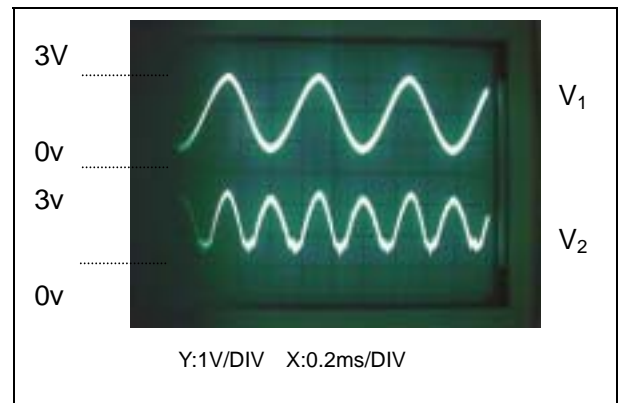
Y:1V/DIV X:0.2ms/DIV

Fig.3-23 2変調器



Y:1V/DIV X:0.2ms/DIV

Fig.3-24 SR 一次



Y:1V/DIV X:0.2ms/DIV

Fig.3-25 SR 一次(正弦波)

## 第五章 結論

研究成果としては、変調を用いた確率モードでの演算の実用化が可能であることが実験により確かめられたことが挙げられる。

この演算方式では、基本演算回路が小さいため、並列的に情報を処理したい場合に有利である。

これからの展開として、これらの回路を従来の情報処理機構とリンクして使うことが考えられる。

本来、人間の持つ論理的思考に対しては直列的な逐次演算が、直感的（感覚的）思考とは並列的演算（今回取り上げたようなフィルタを使ったリアルタイムな特徴抽出・比較）が対応しやすいものではないだろうか。

これら 2 つの構造に対応するように、従来の演算機構の前段に、このような並列的な特徴抽出回路を設け、その出力をトリガとして直列逐次演算ブロックの起動、実行制御をすることとが考えられる。

また、基本演算構造の単純さ、小ささを、化学的・生物的素子による演算の実現へ結びつけることについても興味を沸くところである。

## 謝辞

本研究を進めるにあたり、2 年間に渡り横田誠先生にご指導、ご助言をいただき、また、広い視野における研究内容に多大なる研究心・好奇心の触発を受けて研究ができました。

研究室の竹田君、加藤さん、太田君、元塚君には互いに研究での報告会を通じて影響を受け合い、新たな観点での研究の進捗へと結びつくことができたと思います。

あらためて、横田誠先生、研究室の皆様へ感謝の意を表します。

## 参考文献

- 1.音楽と認知 認知科学選書 12 波多野誼余夫編 東京大学出版会
- 2.認知心理学と人間の情報処理 -意識と記憶- R.ラックマン他 箱田他監訳 サイエンス社
- 3.ニューラルコンピュータ -脳と神経に学ぶ- 合原一幸著 東京電気大学出版部
- 4.科学論の展開 -科学とよばれているのは何なのか-A.F.チャルマーズ著 高田他訳 恒星社厚生閣
- 5.Advances in High-Frequency Power Conversion By Delta-Sigma Modulation  
Enrico Dallago, Member, IEEE, and Gabriele Sassone  
(IEEE TRANSACTIONS ON CIRCUITS AND SYSTEMS- :FUNDAMENTAL THEORY AND APPLICATIONS. VOL.44.NO.8.AUGUST 1997 p712-p721)
- 6.トランジスタ技術 SPECIAL No.39 特集 A-D コンバータの選び方・使い方の全て CQ 出版社
- 7.学習機械と確率密度計算機 コンピュータ基礎講座 8 大照完他著 昭晃堂
- 8.ニューラルネットワーク LSI 岩田穆他編 電子情報通信学会
- 9.ニューラルコンピュータの数理的基礎 上坂吉則他著 近代科学社
- 10.ニューラルコンピューティング入門 R.ビール他著 八名和夫他約 海文堂
- 11.M系列とその応用 -センシング/認識シリーズ 8- 柏木著 昭晃堂
- 12.正規化 7 元確率過程系としての、ブラウン的音楽系について  
横田 誠 日本音響学会講演論文集平成 9 年 3 月 P.679
- 13.複雑系としての楽曲パターンと、その対応系について  
横田 誠 加藤 佳仁 横山未希子 情報処理学会第 54 回全国大会 P.2-259
- 14.楽曲パタンの構造と、その感性対応的システムに関する研究  
加藤 佳仁 平成 7 年度修士論文 電気通信大学電気通信学研究所 横田研究室
- 15.分子的パターン系としての楽曲の分類に関する伝送工学的研究  
横山未希子 平成 7 年度卒業研究 電気通信大学電子工学科 横田研究室
- 16.ストカスティック計算機の動作解析  
橋本周司 大照完 加藤鞆一 電子情報通信学会論文誌 1976-11 Vol.J59-D no.11

## 付録 A 確率密度演算ボードの回路図

(以下 5 ページ)













## 付録B PLD 設計ソースファイルサンプル

\* isp-pld を使用しているため、いろいろ作成して書き換えて実験しており、このソースファイルは一例です。3.2.3 節セルフリフレッシュ試験に用いたものです。

```
module dstsr
title 'dstsr Abel'
dstsr device;
declarations

    in1,in2,in3,in4,in5,in6 pin 14,17,19,21,24,26;
    in7,in8,in9,in10,in11,in12 pin 32,34,36,39,41,45;
    out1,out2,out3,out4,out5,out6 pin 15,18,20,23,25,31;
    out7,out8,out9,out10,out11,out12 pin 33,35,37,40,43,46;
    out1,out2,out3,out4,out5,out6 istype 'reg';
    out7,out8,out9,out10,out11,out12 istype 'reg';
    sw1 pin 44;
    sw2 pin 47;
    sw3 pin 50;
    sw4 pin 51;
    mode =[sw1,sw2,sw3,sw4];

    d1,d2,d3,d4,d5,d6,d7,d8 node istype 'reg';
    output1 pin 71 istype 'reg';
    output2 pin 72 istype 'reg';
    output3 pin 74 istype 'reg';
    output4 pin 75 istype 'reg';
    clock pin 9;
    H,L=1,0;
equations
    out1:=in1;
    out2:=in2;
    out3:=in3;
    out4:=in4;
    out5:=in5;
    out6:=in6;
    out7:=in7;
    out8:=in8;
    out9:=in9;
    out10:=in10;
    out11:=in11;
    out12:=in12;
    [out1,out2,out3,out4,out5,out6,out7,out8,out9,out10,out11,out12].clk=clock;

    d1:=in1;
    d2:=d1;
    d3:=d2;
    d4:=d3;
    d5:=d4;
    d6:=d5;
    d7:=d6;
    d8:=d7;
    [d1,d2,d3,d4,d5,d6,d7,d8].clk=clock;
    output1:= !in1 & !in1 & (mode == [0,0,0,0])
              # !in1 & !d1 & (mode == [1,0,0,0])
              # !in1 & !d2 & (mode == [0,1,0,0])
              # !in1 & !d3 & (mode == [1,1,0,0])
              # !in1 & !d4 & (mode == [0,0,1,0])
              # !in1 & !d5 & (mode == [1,0,1,0])
              # !in1 & !d6 & (mode == [0,1,1,0])
              # !in1 & !d7 & (mode == [1,1,1,0])
              # !in1 & !d8 & (mode == [0,0,0,1]);
    output2:= !in1 & !in1 & (mode == [0,0,0,0])
              # !in1 & !d1 & (mode == [1,0,0,0])
              # !in1 & !d2 & (mode == [0,1,0,0])
              # !in1 & !d3 & (mode == [1,1,0,0])
              # !in1 & !d4 & (mode == [0,0,1,0])
              # !in1 & !d5 & (mode == [1,0,1,0])
```

```

# !in1 & !d6 & (mode == [0,1,1,0])
# !in1 & !d7 & (mode == [1,1,1,0])
# !in1 & !d8 & (mode == [0,0,0,1]);
output3:= !in1 & !in1 & (mode == [0,0,0,0])
# !in1 & !d1 & (mode == [1,0,0,0])
# !in1 & !d2 & (mode == [0,1,0,0])
# !in1 & !d3 & (mode == [1,1,0,0])
# !in1 & !d4 & (mode == [0,0,1,0])
# !in1 & !d5 & (mode == [1,0,1,0])
# !in1 & !d6 & (mode == [0,1,1,0])
# !in1 & !d7 & (mode == [1,1,1,0])
# !in1 & !d8 & (mode == [0,0,0,1]);

output4:= (!in1 !$ !in1) & (mode == [0,0,0,0])
# (!in1 !$ !d1) & (mode == [1,0,0,0])
# (!in1 !$ !d2) & (mode == [0,1,0,0])
# (!in1 !$ !d3) & (mode == [1,1,0,0])
# (!in1 !$ !d4) & (mode == [0,0,1,0])
# (!in1 !$ !d5) & (mode == [1,0,1,0])
# (!in1 !$ !d6) & (mode == [0,1,1,0])
# (!in1 !$ !d7) & (mode == [1,1,1,0])
# (!in1 !$ !d8) & (mode == [0,0,0,1]);

[output1,output2,output3,output4].clk=clock;
test_vectors

([clock,in1]->[out1]);
[.c.,1]->[1];

end dstsr;

```

## フィッターレポートファイル (一部)

上記 ABEL ソースファイルを PLD サポートプログラムにかけた後の、特にピン配置に関する情報を掲載します。

```

XACT: version M1.4.12                               Xilinx Inc.
                                           Fitter Report
Design Name: dst-sr
Fitting Status: Successful                       Date: 2- 4-99, 11:20PM

***** Resource Summary *****

Design      Device          Macrocells   Product Terms   Pins
Name        Used            Used         Used            Used
dst-sr      XC95108-15-PC84  24 /108 ( 22%) 64 /540 ( 11%) 33 /69 ( 47%)

```

### PIN RESOURCES:

Signal Type	Required	Mapped	Pin Type	Used	Remaining
Input	: 16	16	I/O	: 31	32
Output	: 16	16	GCK/IO	: 1	2
Bidirectional	: 0	0	GTS/IO	: 0	2
GCK	: 1	1	GSR/IO	: 1	0
GTS	: 0	0			
GSR	: 0	0			
	----	----			
Total	33	33			



平成 1 0 年度卒業論文

変調を用いた確率モード演算回路の構成とその実用回路

学籍番号 9 2 1 0 0 3 4

氏名 小川 哲

電子工学科光波動工学講座

指導教官 横田 誠 講師

提出日 平成 1 1 年 2 月 1 0 日

ファイル  
表紙  
ファイル  
背表紙

平成10年度卒業論文

変調を用いた確率モ

ド演算回路の構成とその実用回路

小川  
哲